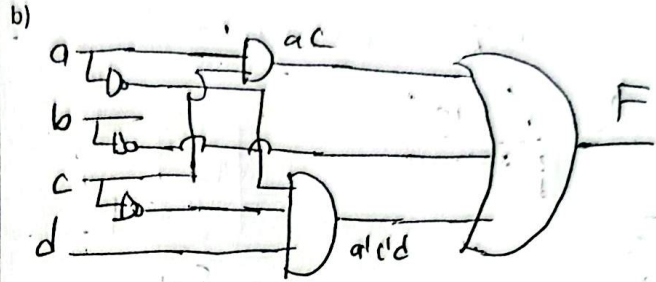
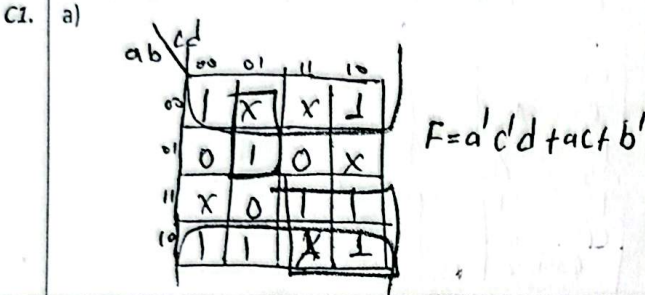


Adı Soyadı:

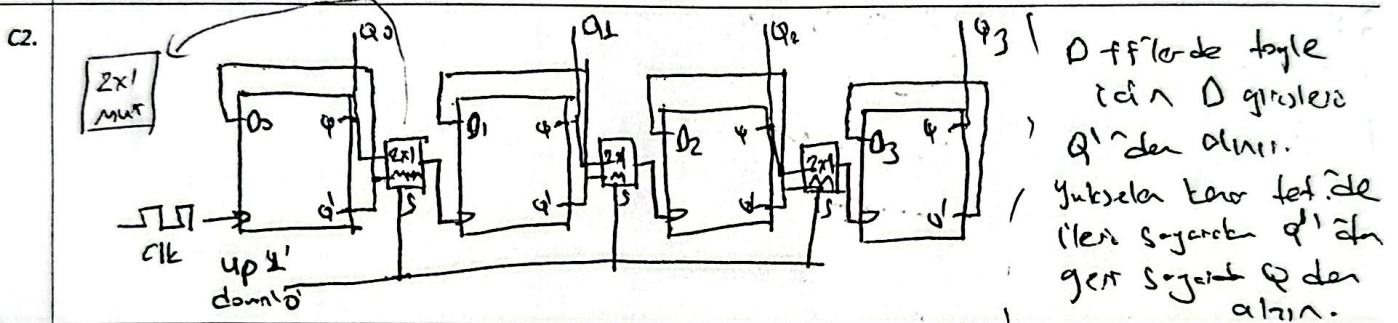
Öğrenci No:

19.01.2026

1. $F(a, b, c, d) = \sum m(0, 2, 5, 8, 9, 10, 14, 15) + d(1, 3, 6, 11, 12)$ fonksiyonunu a) Karnaugh ile en sade hale getiriniz (10P)
b) fonksiyonu en az kapı ile gerçekleştirecek devreyi tasarlayınız (5P).



2. Kontrol girişi "0" iken "1" iken sayan 4 bit asenkron sayıcıyı, POZİTİF kenar tetiklemeli D türü flip floplar kullanarak tasarlayınız (15P).



3. PLA(Programlanabilir lojik dizi) kullanarak yarım çıkarıcı devreyi tasarlayınız (15P).

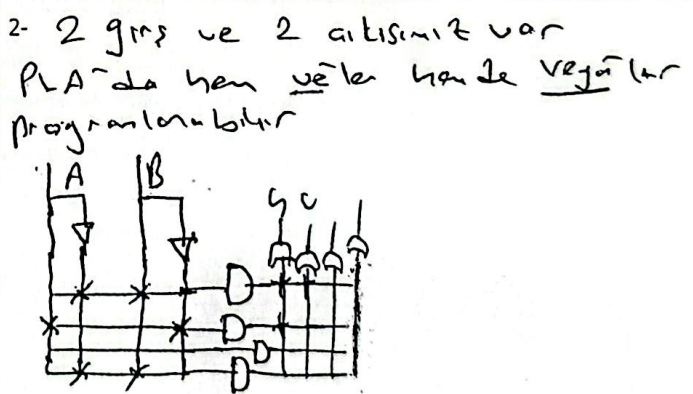
Tasarım aşamaları 1- Doğruluk tablosu ile çıkış ifadelerinin elde edilmesi 2- PLA ile devrenin tasarlanması. (Bağlantılar (x) ile gösterilecek.)

C3.

A	B	S	C
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

$S = A'B + AB'$
 $S = A \oplus B$
 $C = A'B$

$m_0 = A'B'$ $m_2 = AB'$ $B' A$ gerektirir
 $m_1 = A'B$ $m_3 = AB$ olurlar

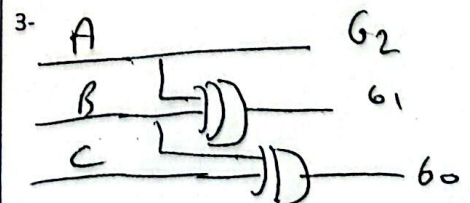
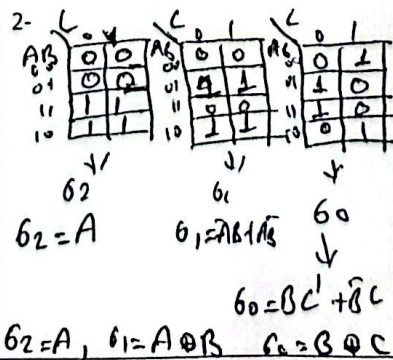


4. 3 bitlik bir sayıyı Gray koduna dönüştüren kodlayıcı devresini tasarlayınız (15P).

Tasarım aşamaları 1-Doğruluk tablosunun çıkarılması 2- Çıkış ifadelerinin elde edilmesi 3- Kapılar kullanarak devrenin tasarlanması.

C4.

A	B	C	G2	G1	G0
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	1
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	1	0	1
1	1	0	1	0	1
1	1	1	1	0	0



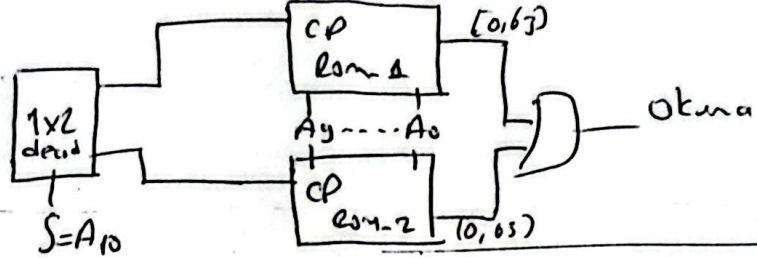
5. Her bir kelimesi (Word = 64 bit) olan 10 adres yoluna sahip ROM' lar kullanarak 8KB kapasiteli bir ROM tasarlayınız. Tasarımda kullanılan ROM sayısı ve diğer lojik yapılar ayrıntılı bir şekilde isimleri ve giriş çıkış pinleri de belirtilerek çizilmelidir. (15P).

Adres yolu sayısı = 10 $\Rightarrow 2^{10}$ adres $\Rightarrow 8KB$ bir ROM bloğu.

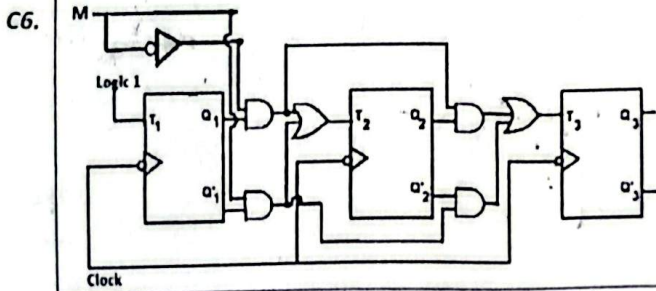


* Bizden 16KB'lık ROM isteniyor, oyleyse 2 adet 8KB ROM 1x2 decoder yardımıyla seçilerek oluşturulur

A₉ A₈ ... A₀
↓
ROM adresi
Seçme adresi
Bank select (CP)



6. Aşağıda verilen sayıcının nasıl saydığını, çıkışları aşağıda verilen grafikteki saat işaretine göre çizerek bulunuz. (15P)



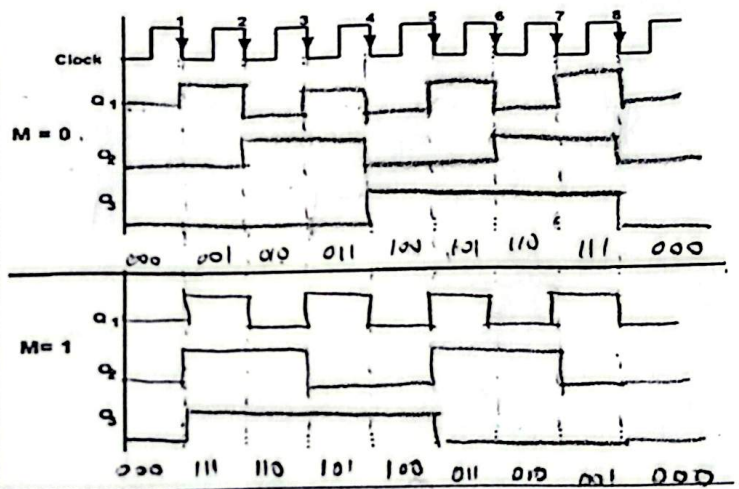
$$T_1 = 1$$

$$T_2 = m'Q_1 + mQ_1' \quad Q_1$$

$$T_3 = m'Q_2Q_1 + mQ_2'Q_1' \quad Q_1Q_2$$

$m=0$

$m=1$



Cevap: Sayıcı: $M=0$ ise 0-7 arası 1 den sayar. $M=1$ ise 7-0 arası 1 den sayar.

7. a) Bir veri dizisindeki lojik "1" sayısının tek veya çift olmasına göre veriye eklenerek 1 bitlik hatayı algılar. CVP: Parity Bit (5P)
b) Aynı veri hattını birden fazla kaynağın sırayla kullanabilmesini sağlar. Three State Buffer (5P) (üç yolcu tampon)

Süre 70 dk. BAŞARILAR

Q Output		Input	T	Q(n)	Q(n+1)
Q _(n)	Q _(n+1)	D _n			
0	0	0	0	0	0
0	1	1	0	1	1
1	0	0	1	0	1
1	1	1	1	1	0